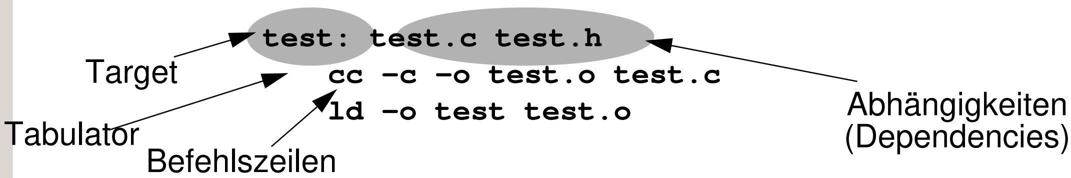
1 Make

- Problem: Es gibt Dateien, die aus anderen Dateien generiert werden.
  - Zum Beispiel kann eine test.o Datei aus einer test.c Datei unter Verwendung des C-Compilers generiert werden.

- Ausführung von *Update*-Operationen
- **`Makefile`**: enthält Abhängigkeiten und Update-Regeln (Befehlszeilen)



2 Beispiel

```
test: test.o func.o
    ld -o test test.o func.o

test.o: test.c test.h func.h
    cc -c test.o test.c

func.o: func.c func.h test.h
    cc -c func.o func.c
```

3 Make (2)

- Kommentare beginnen mit `#` (bis Zeilenende)
- Befehlszeilen müssen mit TAB beginnen
- das zu erstellende Target kann beim `make`-Aufruf angegeben werden (z.B. `make test`)
  - wenn kein Target angegeben wird, bearbeitet make das erste Target im Makefile
- beginnt eine Befehlszeile mit `@` wird sie nicht ausgegeben
- jede Zeile wird mit einer neuen Shell ausgeführt (d.h. z.B. `cd` in einer Zeile hat keine Auswirkung auf die nächste Zeile)

4 Makros

- in einem Makefile können Makros definiert werden

```
SOURCE = test.c func.c
```

- Verwendung der Makros mit `$(`***`NAME`***`)` oder `${`***`NAME`***`}`

```
test: $(SOURCE)
    cc -o test $(SOURCE)
```

5 Dynamische Makros

- `$@` Name des Targets

```
test:  $(SOURCE)
     cc -o $@ $(SOURCE)
```

- `$*` Basisname des Targets

```
test.o: test.c test.h
     cc -c $*.c
```

- `$?` Abhängigkeiten, die jünger als das Target sind

- `$<` Name einer Abhängigkeit (in impliziten Regeln)

6 Makros

- Erzeugung neuer Makros durch Konkatenation

```
OBJS += hallo.o
OBJS = $(OBJS) + xyz.o
```

- Erzeugen neuer Makros durch Ersetzung in existierenden Makros

```
OBJS_SOLARIS = $(OBJS:test.o=test_solaris.o)
```

- Ersetzen mit Pattern-Matching

```
SOURCE = test.c func.c
OBJS = $(SOURCE:%.c=%.o)
```

- Benutzen von Befehlsausgaben

```
WORKDIR = $(shell pwd)
```

7 Implizite Regeln (Suffix-Regeln)

- Erzeugen der Datei mit Basisnamen aus Datei mit Endung (Suffix)

```
.c:
    $(CC) -o $@ $<
```

erzeugt aus **`test.c`** die Datei **`test`**

8 Double-Suffix Regeln

- Eine Double-Suffix Regel kann verwendet werden, wenn **`make`** eine Datei mit einer bestimmten Endung (z.B. **`test.o`**) benötigt und eine andere Datei gleichen Namens mit einer anderen Endung (z.B. **`test.c`**) vorhanden ist.

```
.c.o:
    $(CC) $(CFLAGS) -c $<
```

- Suffixe müssen deklariert werden

```
.SUFFIXES: .c .o $(SUFFIXES)
```

- Explizite Regeln überschreiben die Suffix-Regeln

```
test.o: test.c
    $(CC) $(CFLAGS) -DXYZ -c $<
```

9 Eingebaute Regeln und Makros

- make enthält eingebaute Regeln und Makros (**`make -p`** zeigt diese an)
- Wichtige Makros:
  - **`CC`** C-Compiler Befehl
  - **`CFLAGS`** Optionen für den C-Compiler
  - **`LD`** Linker Befehl
  - **`LDFLAGS`** Optionen für den Linker
- Wichtige Regeln:
  - **`.c.o`** C-Datei in Objektdatei übersetzen
  - **`.c`** C-Datei übersetzen und linken

10 Beispiel verbessert

```
SOURCE = test.c func.c
OBJS = $(SOURCE:%.c=%.o)

test: $(OBJS)
    @echo Folgende Dateien erzwingen neu-linken von $@: $?
    $(LD) $(LDFLAGS) -o $@ $(OBJS)

.c.o:
    @echo Folgende C-Datei wird neue uebersetzt: $<
    $(CC) $(CFLAGS) -c $<


test.o: test.c test.h func.h

func.o: func.c func.h test.h
```

11 Nützliche Konvention

- Aufräumen mit **`make clean`**

```
clean:
    rm -f $(OBJS)
```

- Projekt bauen mit **`make all`**

```
all: test
```

- Installieren mit **`make install`**

```
install: all
    cp test /usr/local/bin
```